

## 財團法人國家實驗研究院台灣半導體研究中心

### 高頻電路量測型式與佈局規則

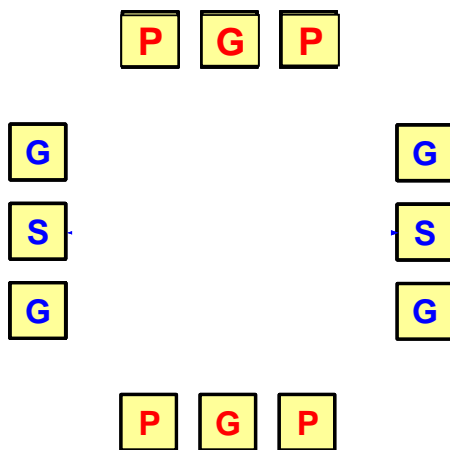
目前本中心僅提供 DC pitch 為 100um 的 3pin (PGP) / 6pin (PGPPGP)/ 9pin (PGPPGPPGP)之探針，以及 RF pitch 為 100um 的 single-ended (GSG)與 differential(GSGSG)探針，其中 G 為 ground，S 為 signal，P 為 power。

#### 1. On Wafer Measurement

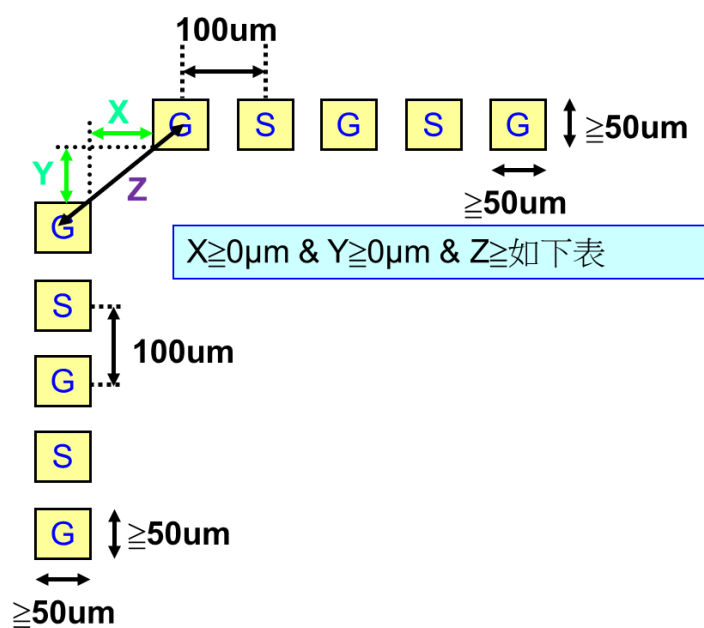
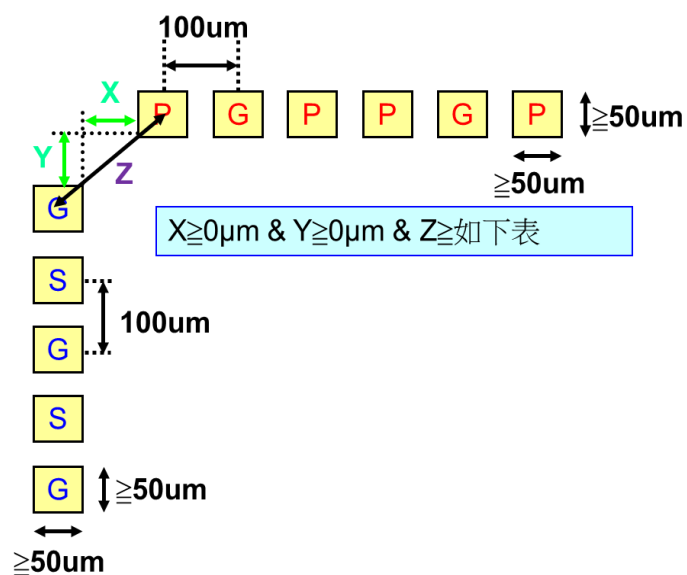
- 單一 Pad 可允許之最小尺寸為 50um×50um。
- RF Single-ended 探針配置為 GSG，Differential 為 GSGSG。探針方向盡可能為東西向。
- DC 探針配置方向盡可能為南北向。
- DC 9pin 探針最多使用兩支，且兩支探針方向不能相鄰。
- DC 探針加 RF 探針至多 4 組，每一組探針須分別擺置在東西南北方向上的探針座上，這 4 組探針座每組僅可擺置 1 組探針，請參照圖一。
- 相鄰不同向 RF Pad 和 RF Pad(或 DC Pad)：  
兩 Pad 相互建議最近距離，X 和 Y 皆大於等於 0 um 且 Z 值不得小於表格值，以避免探針撞擊，見圖二和表一。
- 相鄰不同向 DC Pad 和 DC Pad：  
兩 Pad 相互建議最近距離，X 和 Y 皆大於等於 0 um 且 Z 值不得小於表格值，以避免探針撞擊，見圖三和表二。
- 客製化高頻電路量測之 67GHz 以上 2-port S 參數量測僅提供東西向 GSG 對 GSG 之架設；67~110 GHz 之 3-port S 參數量測僅提供東西向 GSG 對 GSGSG 之架設；而 67~110 GHz 之 4-port S 參數量測僅提供東西向 GSGSG 對 GSGSG 之架設。

注意：

1. 若探針 pitch 不符合規則，需自行攜帶探針，否則不予量測。110GHz 系統的 RF 探針無法自行攜帶。
2. X 和 Y 定義為 Pad 邊到邊，Z 定義以 Pad 中心到中心。



圖一 探針座擺置示意圖

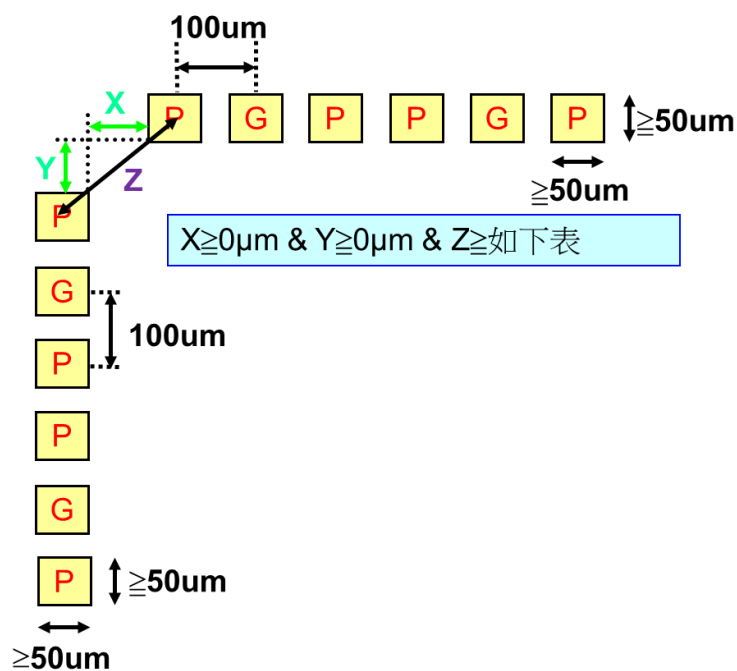


圖二 相鄰不同方向 RF Pad 和 RF Pad(或 DC Pad)佈局規則示意圖

西側探針類別	北側探針類別	Z 間距(pitch)最小值(um)
GSG	GSG	200
GSGSG	GSG	200(300*)
GSGSG	GSGSG	350(500*)
GSG	DC-3 Pin or DC-6 Pin	200
GSG	DC-9 Pin	200(250*)
GSGSG	DC-3 Pin or DC-6 Pin	200
GSGSG	DC-9 Pin	300(450*)

\*Chip on board 量測、Pad 不在同一平面、Pad 容易被探針刮起、或因其他原因需使用 ACP 高頻探針時之間距限制

表一 相鄰不同方向 RF Pad 和 RF Pad(或 DC Pad)探針最小間距限制表

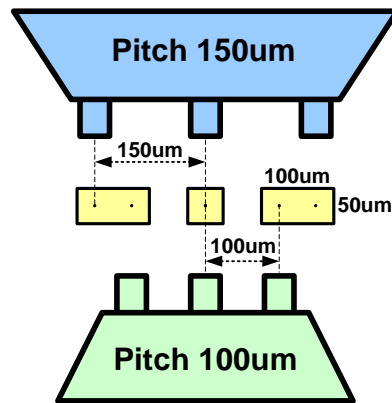


圖三 相鄰不同方向 DC Pad 和 DC Pad 佈局規則示意圖

西側探針類別	北側探針類別	Z 間距(pitch)最小值(um)
DC-3Pin	DC-3 Pin	200
DC-3 Pin	DC-6 Pin	200
DC-3 Pin	DC-9 Pin	300
DC-6 Pin	DC-6 Pin	200
DC-6 Pin	DC-9 Pin	350

表二 相鄰不同方向 DC Pad 和 DC Pad 探針最小間距限制表

- 如果設計者晶片量測時所使用到之探針為 3pin，例如 RF Single-ended (GSG) 或是 DC 3pin (PGP)，在此建議將 GSG 之 G 或是 PGP 之 P 如圖四所示佈局 (50um×100um)，如此在探針使用上，既可在 TSRI 用 pitch 100 um 探針量測，此外，也可以在其他僅提供 150 um 探針的地方量測，這點僅供參考。但注意此佈局只適用於 3pin 探針，大於 3pin 者(例如 RF Differential 或 DC 6pin/9pin)不適用。

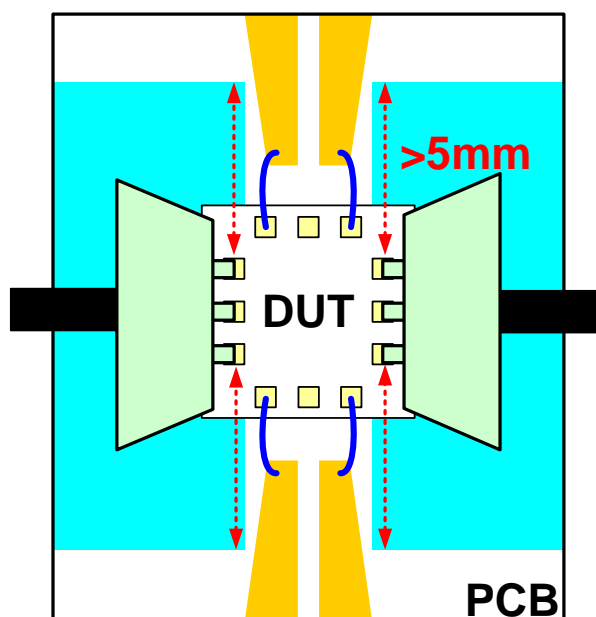


圖四 3pin 探針建議佈局示意圖

## 2. On wafer RF Measurement with PCB Bias Network

- 量測前須將鏢線與 DC Bias mount 至 PCB 上，並由南北方外接 DC，相關規定如圖五所示，藍色區域下，不允許鏢線穿過，以防止 RF 探針撞擊。

注意：此為安全量測方式，若有特殊需求，請先與工程師連絡，以確定量測之可行性，若無事先確認，則 TSRI 保留核准量測之權利。



圖五 PCB 鏢線佈局示意圖

財團法人國家實驗研究院台灣半導體研究中心

自備探針切結書

立書人(申請者)\_\_\_\_\_ (以下簡稱甲方)委託「財團法人國家實驗研究院台灣半導體研究中心」(以下簡稱乙方)，進行高頻探針量測。

一、委託內容：

☐ On wafer Device and circuit measurement

☐ On wafer circuit measurement with PCB bias network

量測電路名稱: \_\_\_\_\_

二、甲方自行提供探針委託乙方進行量測，甲方完全了解過程中存在探針損傷的風險，甲方願意接受承擔此一風險，並放棄追究探針損傷相關的一切法律及賠償責任。

三、高頻探針之量測必須由本中心工作人員操作。

四、本切結書內容，如有虛偽不實情事，致使乙方遭受損害，甲方願負完全責任。

此致

財團法人國家實驗研究院台灣半導體研究中心

立書人：(申請者)

服務機關：

姓 名：\_\_\_\_\_ (簽章)

地 址：\_\_\_\_\_

聯絡電話：\_\_\_\_\_

傳真號碼：\_\_\_\_\_

E - mail：\_\_\_\_\_

中 華 民 國                      年                      月                      日